

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-059923

(43)Date of publication of application : 06.03.2001

(51)Int.CI.

G02B 6/42
H01L 31/0232
H01S 5/022

(21)Application number : 2000-116438

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 18.04.2000

(72)Inventor : SAKURAI KAZUNORI
UMETSU KAZUNARI
MURATA AKIHIRO

(30)Priority

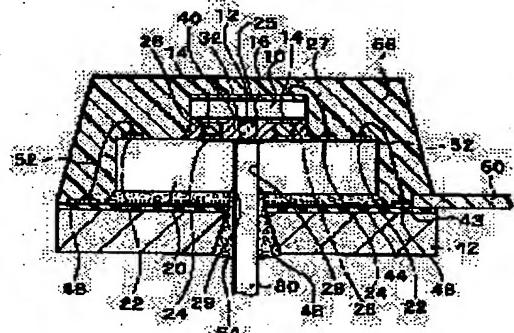
Priority number : 11169659 Priority date : 16.06.1999 Priority country : JP

(54) OPTICAL MODULE, PRODUCTION THEREOF, SEMICONDUCTOR DEVICE AND LIGHT TRANSMISSION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To dispense with connection with a semiconductor chip.

SOLUTION: This optical module has an optical fiber 30 and an optical part 12, includes an optical element 10 whose relative position with the optical fiber 30 is fixed and the semiconductor chip 20 which is electrically connected with the optical element 10, and is a package in which the optical element 10 and a semiconductor chip 20 are packaged. A hole 28 is formed on the semiconductor chip 20, the optical element 10 is mounted on the semiconductor 20 while directing the optical part 12 to the hole 28, and the optical fiber 30 is inserted into the hole 28 and is attached to the semiconductor chip 20.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-59923

(P2001-59923A)

(43)公開日 平成13年3月6日(2001.3.6)

(51)Int.Cl.⁷

識別記号

F I

テマコード(参考)

G 02 B 6/42

G 02 B 6/42

2 H 0 3 7

H 01 L 31/0232

H 01 S 5/022

5 F 0 7 3

H 01 S 5/022

H 01 L 31/02

C 5 F 0 8 8

審査請求 未請求 請求項の数28 OL (全 11 頁)

(21)出願番号 特願2000-116438(P2000-116438)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22)出願日 平成12年4月18日(2000.4.18)

(72)発明者 桜井 和徳

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(31)優先権主張番号 特願平11-169659

(72)発明者 梅津 一成

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(32)優先日 平成11年6月16日(1999.6.16)

(74)代理人 100090479

弁理士 井上 一 (外2名)

(33)優先権主張国 日本 (JP)

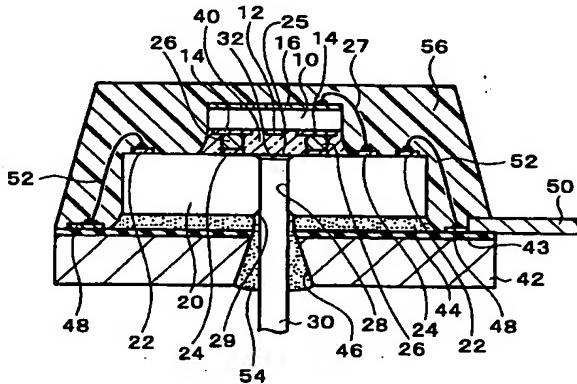
最終頁に続く

(54)【発明の名称】光モジュール及びその製造方法、半導体装置並びに光伝達装置

(57)【要約】

【課題】半導体チップとの接続が不要になる光モジュール及びその製造方法、半導体装置並びに光伝達装置を提供することにある。

【解決手段】光モジュールは、光ファイバ30と、光学的部分12を有しており光ファイバ30との相対的位置が固定された光素子10と、光素子10に電気的に接続されている半導体チップ20と、を含み、光素子10及び半導体チップ20がパッケージ化されたものである。半導体チップ20には穴28が形成されており、光素子10は、光学的部分12を穴28に向けて半導体チップ20に搭載されており、光ファイバ30は、穴28に挿入されて半導体チップ20に取り付けられている。



【特許請求の範囲】
 【請求項1】 光導波路と、
 光学的部分を有してなる光素子と、
 前記光素子に電気的に接続してなる半導体チップと、
 を含み、
 前記光素子及び前記半導体チップがパッケージ化された光モジュール。

【請求項2】 請求項1記載の光モジュールにおいて、
 前記半導体チップには穴が形成されており、
 前記光導波路は前記穴に挿入されており、
 前記光素子は前記光学的部分と、挿入された前記光導波路の一方の端面とが対向するよう配置された光モジュール。

【請求項3】 請求項2記載の光モジュールにおいて、
 前記穴が貫通穴である光モジュール。

【請求項4】 請求項3記載の光モジュールにおいて、
 前記貫通穴に光透過性を有する封止材が形成されてなる光モジュール。

【請求項5】 請求項2から請求項4のいずれかに記載の光モジュールにおいて、
 前記光素子と前記半導体チップとの間にはアンダーフィル材が設けられている光モジュール。

【請求項6】 請求項2から請求項5のいずれかに記載の光モジュールにおいて、
 前記半導体チップには配線パターンが形成されており、
 前記光素子には、複数の電極が形成されており、
 前記複数の電極の少なくとも一つは、前記配線パターンに電気的に接続されている光モジュール。

【請求項7】 請求項1から請求項6のいずれかに記載の光モジュールにおいて、
 前記半導体チップ及び前記光素子のうち少なくとも一方を支持する基板をさらに含む光モジュール。

【請求項8】 請求項7記載の光モジュールにおいて、
 前記基板は、前記半導体チップ及び前記光素子のうち少なくとも一方の熱の発散を促進する光モジュール。

【請求項9】 請求項7又は請求項8記載の光モジュールにおいて、
 前記基板に設けられて前記光素子及び前記半導体チップの少なくとも一方に電気的に接続された外部端子をさらに有する光モジュール。

【請求項10】 請求項1から請求項9のいずれかに記載の光モジュールにおいて、
 前記半導体チップ及び前記光素子が樹脂で封止されている光モジュール。

【請求項11】 光学的部分が形成されてなる光素子と、前記光素子に電気的に接続してなる半導体チップとを有し、前記光素子及び前記半導体チップがパッケージ化されてなる半導体装置。

【請求項12】 請求項11記載の半導体装置において、

前記光素子と前記半導体チップとが積層されて配置されてなる半導体装置。

【請求項13】 請求項12記載の半導体装置において、
 前記半導体チップには穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子と前記半導体チップとが積層されて配置されてなる半導体装置。

【請求項14】 請求項11記載の半導体装置において、
 前記光素子と前記半導体チップとが、基板上に並んで配置されてなる半導体装置。

【請求項15】 請求項14記載の半導体装置において、
 前記基板には穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子が前記基板上に配置されてなる半導体装置。

【請求項16】 光導波路と、
 前記光導波路の一方の端面に発光部に向けて搭載された発光素子と、
 前記発光素子と電気的に接続されて前記発光素子とパッケージ化された半導体チップと、
 前記光導波路の他方の端面に受光部に向けて搭載された受光素子と、
 前記受光素子と電気的に接続されて前記受光素子とパッケージ化された半導体チップと、
 を含む光伝達装置。

【請求項17】 請求項16記載の光伝達装置において、
 前記発光素子に接続されるプラグと、
 前記受光素子に接続されるプラグと、
 をさらに含む光伝達装置。

【請求項18】 光導波路と、光学的部分を有する光素子と、半導体チップと、を少なくとも有する光モジュールの製造方法において、
 前記光素子と前記半導体チップとを電気的に接続する工程と、
 前記光導波路と前記光素子とを、相対的な位置を合わせて配置する工程と、
 前記光素子及び前記半導体チップをパッケージ化する工程と、
 を含む光モジュールの製造方法。

【請求項19】 請求項18記載の光モジュールの製造方法において、
 前記半導体チップには配線パターンが形成されており、
 前記光素子は複数の電極を有し、
 前記光素子と前記半導体チップとを電気的に接続する工程は、前記複数の電極の少なくとも一つを前記配線パターンに接合して行う光モジュールの製造方法。

3.

【請求項20】 請求項19記載の光モジュールの製造方法において、

前記電極と前記配線パターンとをろう材で接合し、溶融されたろう材の表面張力によって、前記光素子と半導体チップとの位置合わせが行われる光モジュールの製造方法。

【請求項21】 請求項19又は請求項20記載の光モジュールの製造方法において、

前記半導体チップには穴が形成されており、
前記光導波路と前記光素子とを相対的な位置を合わせて配置する工程は、前記穴に前記光導波路を挿入する工程を含む光モジュールの製造方法。

【請求項22】 請求項21記載の光モジュールの製造方法において、

前記穴をレーザにより形成する光モジュールの製造方法。

【請求項23】 請求項21記載の光モジュールの製造方法において、

前記穴をエッチングにより形成する光モジュールの製造方法。

【請求項24】 請求項21記載の光モジュールの製造方法において、

前記半導体チップの前記穴が開口する領域に異方性エッチングによって凹部を形成し、レーザによって前記凹部を貫通させて、前記半導体チップに前記穴を形成する工程をさらに含む光モジュールの製造方法。

【請求項25】 請求項19から請求項24のいずれかに記載の光モジュールの製造方法において、

前記半導体チップと前記光素子との間にアンダーフィル材を充填する工程をさらに含む光モジュールの製造方法。

【請求項26】 請求項19から請求項25のいずれかに記載の光モジュールの製造方法において、

前記光素子及び前記半導体チップをパッケージ化する工程は、前記光素子及び前記半導体チップを樹脂で封止して行う光モジュールの製造方法。

【請求項27】 請求項18から請求項26のいずれかに記載の光モジュールの製造方法において、

前記半導体チップ及び前記光素子のうち少なくとも一方に基板を設ける工程をさらに含む光モジュールの製造方法。

【請求項28】 請求項27記載の光モジュールの製造方法において、

前記光素子及び前記半導体チップの少なくとも一方に電気的に接続される外部端子を、前記基板に設ける工程をさらに含む光モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光モジュール及びその製造方法、半導体装置並びに光伝達装置に関する。

【0002】

【発明の背景】 近年、情報通信が高速化・大容量化の傾向にあり、光通信の開発が進んでいる。一般に、光通信では、電気信号を光信号に変換し、光信号を光ファイバで送信し、受信した光信号を電気信号に変換する。電気信号と光信号との変換は光素子によって行われる。

【0003】 例えば、特開平10-339824号公報には、V溝が形成されたプラットフォームに光ファイバを位置決めして固定して、光モジュールを構成することが記載されている。

【0004】 しかしながら、従来の光モジュールは、光ファイバと光素子が一体化したものであって、この光モジュールをさらに半導体チップと電気的に接続することが必要となっていた。

【0005】 本発明は、この問題点を解決するものであり、その目的は、半導体チップとの接続が不要になる光モジュール及びその製造方法、半導体装置並びに光伝達装置を提供することにある。

【0006】

【課題を解決するための手段】 (1) 本発明に係る光モジュールは、光導波路と、光学的部分を有してなる光素子と、前記光素子に電気的に接続してなる半導体チップと、を含み、前記光素子及び前記半導体チップがパッケージ化されたものである。

【0007】 本発明によれば、光素子及び半導体チップがパッケージ化されており、光モジュールに半導体チップが内蔵されている。したがって、光モジュールと半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0008】 (2) この光モジュールにおいて、前記半導体チップには穴が形成されており、前記光導波路は前記穴に挿入されており、前記光素子は前記光学的部分と、挿入された前記光導波路の一方の端面とが対向するよう配置されてもよい。

【0009】 これによれば、半導体チップに形成された穴によって光導波路の位置が決められるので、光素子の光学的部分と光導波路の端面との位置精度が高くなっている。

【0010】 (3) この光モジュールにおいて、前記穴が貫通穴であってもよい。

【0011】 (4) この光モジュールにおいて、前記貫通穴に光透過性を有する封止材が形成されてもよい。

【0012】 これによれば、封止材に光導波路が当接してその位置決めが図られる。

【0013】 (5) この光モジュールにおいて、前記光素子と前記半導体チップとの間にはアンダーフィル材が設けられていてもよい。

【0014】 これによれば、光素子及び半導体チップを保護するとともに、両者の接続状態を安定させることができる。

【0015】(6) この光モジュールにおいて、前記半導体チップには配線パターンが形成されており、前記光素子には、複数の電極が形成されており、前記複数の電極の少なくとも一つは、前記配線パターンに電気的に接続されていてもよい。

【0016】これによれば、半導体チップに光素子を搭載するので、光モジュールを小型化することができる。また、半導体チップを構成する半導体材料には、半導体装置の製造方法を使用して、精度の高い配線パターンを形成することができる。

【0017】(7) この光モジュールにおいて、前記半導体チップ及び前記光素子のうち少なくとも一方を支持する基板をさらに含んでもよい。

【0018】(8) この光モジュールにおいて、前記基板は、前記半導体チップ及び前記光素子のうち少なくとも一方の熱の発散を促進してもよい。

【0019】(9) この光モジュールにおいて、前記基板に設けられて前記光素子及び前記半導体チップの少なくとも一方に電気的に接続された外部端子をさらに有してもよい。

【0020】(10) この光モジュールにおいて、前記半導体チップ及び前記光素子が樹脂で封止されていてもよい。

【0021】これによれば、半導体チップ及び光素子を樹脂によって保護することができる。

【0022】(11) 本発明に係る半導体装置は、光学的部分が形成されてなる光素子と、前記光素子に電気的に接続してなる半導体チップとを有し、前記光素子及び前記半導体チップがパッケージ化されてなる。

【0023】本発明によれば、光素子及び半導体チップがパッケージ化されているので、光モジュールと半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0024】(12) この半導体装置において、前記光素子と前記半導体チップとが積層されて配置されてもよい。

【0025】(13) この半導体装置において、前記半導体チップには穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子と前記半導体チップとが積層されて配置されてもよい。

【0026】(14) この半導体装置において、前記光素子と前記半導体チップとが、基板上に並んで配置されてもよい。

【0027】(15) この半導体装置において、前記基板には穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子が前記基板上に配置されてもよい。

【0028】(16) 本発明に係る光伝達装置は、光導

波路と、前記光導波路の一方の端面に発光部に向けて搭載された発光素子と、前記発光素子と電気的に接続されて前記発光素子とパッケージ化された半導体チップと、前記光導波路の他方の端面に受光部に向けて搭載された受光素子と、前記受光素子と電気的に接続されて前記受光素子とパッケージ化された半導体チップと、を含む。

【0029】本発明によれば、発光素子又は受光素子と、半導体チップとがパッケージ化されて半導体チップが内蔵されている。したがって、発光素子又は受光素子と半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0030】(17) この光伝達装置において、前記発光素子に接続されるプラグと、前記受光素子に接続されるプラグと、をさらに含んでもよい。

【0031】(18) 本発明に係る光モジュールの製造方法は、光導波路と、光学的部分を有する光素子と、半導体チップと、を少なくとも有する光モジュールの製造方法において、前記光素子と前記半導体チップとを電気的に接続する工程と、前記光導波路と前記光素子とを、20 相対的な位置を合わせて配置する工程と、前記光素子及び前記半導体チップをパッケージ化する工程と、を含む。

【0032】本発明によれば、光素子及び半導体チップをパッケージ化するので、得られた光モジュールを半導体チップにさらに接続する必要がなく、取り扱いが容易になる。

【0033】(19) この光モジュールの製造方法において、前記半導体チップには配線パターンが形成されており、前記光素子は複数の電極を有し、前記光素子と前記半導体チップとを電気的に接続する工程は、前記複数の電極の少なくとも一つを前記配線パターンに接合して行なってよい。

【0034】これによれば、電極を配線パターンに接合するだけで、簡単に光素子と半導体チップとの電気的な接続を図ることができる。また、半導体チップに光素子を搭載するので、光モジュールを小型化することができる。半導体チップを構成する半導体材料には、半導体装置の製造方法を使用して、精度の高い配線パターンを容易に形成することができる。

【0035】(20) この光モジュールの製造方法において、前記電極と前記配線パターンとをろう材で接合し、溶融されたろう材の表面張力によって、前記光素子と半導体チップとの位置合わせが行われてもよい。

【0036】これによれば、ろう材の表面張力によって、自動的に光素子と半導体チップとの位置合わせが行われるので、位置合わせ工程が不要になる。

【0037】(21) この光モジュールの製造方法において、前記半導体チップには穴が形成されており、前記光導波路と前記光素子とを相対的な位置を合わせて配置する工程は、前記穴に前記光導波路を挿入する工程を含

んでもよい。

【0038】これによれば、穴に光導波路を挿入することで、光導波路と半導体チップとの位置が決まる。したがって、光素子と半導体チップとの位置合わせがされていれば、光素子と光導波路との位置合わせを簡単に行うことができる。

【0039】(22)この光モジュールの製造方法において、前記穴をレーザにより形成する光モジュールの製造方法。

【0040】(23)この光モジュールの製造方法において、前記穴をエッチングにより形成する光モジュールの製造方法。

【0041】(24)この光モジュールの製造方法において、前記半導体チップの前記穴が開口する領域に異方性エッチングによって凹部を形成し、レーザによって前記凹部を貫通させて、前記半導体チップに前記穴を形成する工程をさらに含んでもよい。

【0042】異方性エッチングは、半導体装置の製造プロセスで広く行われており、精度の高い凹部の形成が可能である。また、異方性エッチングによれば、凹部は断面においてV字状をなすので、レーザによって凹部が貫通して形成された穴は、開口端部にテーパが付された形状になっている。したがって、開口端部にテーパが付された穴を簡単に形成することができる。穴のテーパは、光導波路を挿入するときのガイドとなる。

【0043】(25)この光モジュールの製造方法において、前記半導体チップと前記光素子との間にアンダーフィル材を充填する工程をさらに含んでもよい。

【0044】これによれば、アンダーフィル材によって、光素子及び半導体チップを保護することができるとともに、両者の接続状態を安定させることができる。

【0045】(26)この光モジュールの製造方法において、前記光素子及び前記半導体チップをパッケージ化する工程は、前記光素子及び前記半導体チップを樹脂で封止して行ってもよい。

【0046】これによれば、半導体チップ及び光素子を樹脂によって保護することができる。

【0047】(27)この光モジュールの製造方法において、前記半導体チップ及び前記光素子のうち少なくとも一方に基板を設ける工程をさらに含んでもよい。

【0048】(28)この光モジュールの製造方法において、前記光素子及び前記半導体チップの少なくとも一方に電気的に接続される外部端子を、前記基板に設ける工程をさらに含んでもよい。

【0049】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面を参照して説明する。

【0050】(第1の実施の形態)図1は、本発明を適用した第1の実施の形態に係る光モジュールを示す図である。光モジュールは、光素子10と、半導体チップ2

0と、光ファイバ30と、を含む。光ファイバ30は光導波路の一例である。この光モジュールは、半導体チップ20を有するので半導体装置と定義してもよい。このことは、以下の全ての実施の形態でも同じである。

【0051】光素子10は、発光素子であっても受光素子であってもよい。発光素子の一例として面発光素子、特に面発光レーザを適用することができる。面発光レーザなどの面発光素子は、基板に対して垂直方向に光を発する。光素子10は、光学的部分12を有する。光素子10が発光素子であるときは、光学的部分12は発光部であり、光素子10が受光素子であるときは、光学的部分12は受光部である。

【0052】光素子10は、光ファイバ30との相対的な位置が固定された状態となっている。詳しくは、光素子10の光学的部分12と、光ファイバ30の先端面との相対的な位置が固定されていることが好ましい。具体的には、光学的部分12が光ファイバ30の先端面を向いた状態であることが多い。また、本実施の形態では、光学的部分12は、半導体チップ20の穴28を向いている。

【0053】光素子10は、少なくとも1つ(一般的には2つ又はそれ以上)の電極を有する。例えば、光学的部分12が形成された面に、第1の電極14が設けられているてもよい。なお、複数の第1の電極14のうち、少なくとも一つがダミー電極であってもよい。ダミー電極は、第1の電極14と同じ材料で形成してもよいが、光素子10の内部には電気的に接続されていないものである。例えば、全てを直線で結んで三角形以上の多角形を描く位置に、第1の電極14を形成し、そのうちの少なくとも一つ又は複数がダミー電極であってもよい。こうすることで、光素子10を3点以上の箇所で安定して支持することができる。

【0054】第1の電極14が設けられた面とは別の面に、第2の電極16が設けられていてもよい。光素子10が面発光レーザなどの半導体レーザであるときは、第1の電極14が設けられた面とは反対側の面に第2の電極16が設けられてもよい。

【0055】半導体チップ20は、光素子10を駆動するためのものである。半導体チップ20には、光素子10を駆動するための回路が内蔵されている。半導体チップ20には、内部の回路に電気的に接続された複数の電極(又はパッド)22が形成されている。電極22が形成された面に、少なくとも一つの電極22に電気的に接続した配線パターン24が形成されることが好ましい。

【0056】半導体チップ20と光素子10とは、電気的に接続されている。例えば、光素子10の第1の電極14と、半導体チップ20上に形成された配線パターン24と、を電気的に接続する。接続には、ワイヤなどを使用してもよいが、ろう材の一例であるハンダ26などによる金属接合や異方性導電材料(膜)を介して、第1

9 の電極14と配線パターン24とを接合してもよい。この場合、光素子10は、半導体チップ20に対してフェースダウン実装される。こうすることで、ハンド26によって、電気的な接続を行えるのみならず、光素子10と半導体チップ20とを固定することができる。なお、第1の電極14のうち、ダミー電極となるものも、配線パターン24に接合することが好ましい。こうすることで、光素子10を安定した状態で半導体チップ20上に固定することができる。

【0057】また、光素子10の第2の電極16と、配線パターン24とが電気的に接続されている。接続には、ワイヤ27を使用したり、導電ペーストを第2の電極16から配線パターン24まで設けてよい。

【0058】光素子10と半導体チップ20との間にアンダーフィル材40を設けてよい。アンダーフィル材40が光素子10の光学的部分12を覆うときは、アンダーフィル材40は透明であることが好ましい。アンダーフィル材40は、光素子10と半導体チップ20との電気的な接続部分を覆って保護するとともに、光素子10及び半導体チップ20の表面も保護する。さらに、アンダーフィル材40は、光素子10及び半導体チップ20の接合状態を保持する。

【0059】半導体チップ20には、穴(例えば貫通穴)28が形成されていてよい。穴28には光ファイバ30が挿入される。穴28は、内部の回路を避けて、電極22が形成された面からその反対側の面に至るまで形成されている。穴28には、電極22が形成された面側の開口部において光透過性の封止材25が設けられていてよい。封止材25を設けることで穴28の一方が封止され、光ファイバ30の先端の位置決めを図ることができる。封止材25を設ける面とは反対側の面(裏面)から穴28を形成して、封止材25を設ける面(表面)に形成されているSiO₂やSiN_Xなどからなるバシベーション膜を残すことで、封止材25を設けることができる。穴28の少なくとも一方の開口端部には、テープ29が形成されていることが好ましい。テープ29を形成することで、穴28に光ファイバ30を挿入しやすくなる。

【0060】半導体チップ20は、基板42に取り付けられていてよい。詳しくは、半導体チップ20は、接着剤44を介して基板42に貼り付けられていてよい。基板42には、穴46が形成されている。穴46は、半導体チップ20の穴28と連通する位置に形成されている。半導体チップ20と基板42とを接着する接着剤44は、2つの穴28、46の連通を妨げないように、これらを塞がないように設けられる。基板42の穴46は、半導体チップ20とは反対側の方向に内径が大きくなるように、テープが付された形状になっている。こうすることで、光ファイバ30を挿入しやすくなっている。

10 【0061】基板42は、樹脂、ガラス又はセラミックなどの絶縁性を有する材料から形成されてもよいが、金属などの導電性を有する材料から形成されてもよい。基板42が導電性の材料からなるときには、少なくとも半導体チップ20が取り付けられる面に、絶縁膜43を形成することが好ましい。なお、以下の実施の形態でも、基板42として同様の材料を用いることができる。

【0062】また、基板42は、高い熱伝導性を有することが好ましい。これによれば、基板42が、光素子10及び半導体チップ20の少なくとも一方の熱の発散を促進する。この場合、基板42はヒートシンク又はヒートスプレッダである。本実施の形態では、半導体チップ20が基板42に接着されているので、直接的には半導体チップ20を冷却することができる。なお、半導体チップ20と基板42とを接着する接着剤44は、熱伝導性を有することが好ましい。さらに、半導体チップ20が冷却されるので、半導体チップ20に接合された光素子10も冷却される。

【0063】基板42には、配線パターン48が設けられている。また、基板42には、外部端子50が設けられている。本実施の形態では、外部端子50はリードである。基板42に形成された配線パターン48は、例えばワイヤ52を介して、半導体チップ20の電極22、半導体チップ20上に形成された配線パターン24、光素子10の第1又は第2の電極14、16のうち、少なくとも一つと電気的に接続される。また、配線パターン48は、外部端子50と電気的に接続されてもよい。

【0064】光ファイバ30は、コアとこれを同心円状に囲むクラッドとを含むもので、コアとクラッドとの境界で光が反射されて、コア内に光が閉じこめられて伝搬するものである。また、クラッドの周囲は、ジャケットによって保護されることが多い。

【0065】光ファイバ30は、半導体チップ20の穴28に挿入されている。光素子10の光学的部分12は、半導体チップ20の穴28内を向いている。したがって、穴28に挿入された光ファイバ30は、光学的部分12に対して位置合わせされた状態となる。

【0066】光ファイバ30は、基板42の穴46にも挿通されている。穴46は、半導体チップ20の穴26に向けて徐々に内径が小さくなっている。半導体チップ20とは反対側の面では、穴46の開口の内径は、光ファイバ30よりも大きくなっている。光ファイバ30と穴46の内面との間の隙間は、樹脂などの充填材54で埋めることが好ましい。充填材54は、光ファイバ30を固定して抜け止めを図る機能も有する。

【0067】本実施の形態では、光素子10及び半導体チップ20が、樹脂56で封止されている。樹脂56は、光素子10と半導体チップ20との電気的な接続部分や、半導体チップ20と基板43に形成された配線パターン48との電気的な接続部分も封止する。

【0068】本実施の形態に係る光モジュールによれば、光素子10及び半導体チップ20がパッケージ化されている。したがって、光モジュールに、これを駆動するための回路を接続することが必ずしも必要ではないので、取り扱いが容易になっている。

【0069】本実施の形態は、上記のように構成されており、以下その製造方法について説明する。

【0070】まず、光素子10、半導体チップ20及び光ファイバ30を用意する。光素子10は、光学的部分12、第1及び第2の電極14、16を有する。半導体チップ20には、好ましくは電極22が形成された面に、配線パターン24が形成されていてもよい。また、半導体チップ20には、穴28が形成されていてもよい。半導体チップ20における配線パターン24と穴28とは、相対的に正確な位置に形成することが好ましい。

【0071】穴28の形成方法について、図2(A)～図2(C)を参照して説明する。これらの図は、半導体チップ20の穴28が形成される部分を通る端面図である。図2(A)に示すように、半導体チップ20に、凹部21を形成する。凹部21は、穴28が開口する位置に形成される。好ましくは、穴28が開口する両面に凹部21を形成する。半導体チップ20は、一般的にシリコンから構成されることが多いので、異方性エッチングを適用して、結晶面に沿って正確な断面三角形状の凹部21を形成することができる。あるいは、断面四角形状の凹部21を形成してもよい。また、凹部21の開口の平面形状は、特に限定されないが、矩形であってもよい。凹部21の開口が矩形である場合には、一辺の長さが、光ファイバ30の直径よりも長いことが好ましい。こうすることで、凹部21の少なくとも一部をテーパ29とすることができます。

【0072】次に、図2(B)に示すように、相互に反対側に位置する一対の凹部21間で半導体チップ20を貫通させる。例えば、レーザを使用することができる。すなわち、一方の凹部21内にレーザ光を照射して、半導体チップ20を貫通させることができる。さらに、一対の凹部21間で貫通した穴に対して、エッチングを施して穴径を大きくして、図2(C)に示すように穴28を形成する。なお、穴28の開口部に、凹部21の少なくとも一部を残すことが好ましい。こうすることで、凹部21の少なくとも一部をテーパ29とすることができます。

【0073】あるいは、穴28の形成に光励起電解研磨法(Optical Excitation Electropolishing Method)を適用してもよい。

【0074】本実施の形態は、光素子10と半導体チップ20とを電気的に接続する工程を含む。例えば、光素子10の第1の電極14と、半導体チップ20に形成された配線パターン24とを接合する。あるいは、第1の

電極14と、半導体チップ20に形成された電極22とを接合する。

【0075】接合の手段として、ハンダ26を使用すればセルフアライメント効果が得られる。すなわち、第1の電極14と、配線パターン24又は電極22との間に、溶融したハンダ26を介在させると、溶融したハンダ26の表面張力によって光素子10の位置合わせが自動的に行われる。配線パターン24には、ハンダ26を設けるためのランド部を形成しておくことが好ましい。

10 10 セルフアライメント効果によって光素子10の位置合わせが行われるので、光素子10の光学的部分12を、半導体チップ20の穴28に自動的に向けることができる。

【0076】また、光素子10の第2の電極16と、半導体チップ20に形成された配線パターン24と、を電気的に接続する。接続にはワイヤ27を使用することができる。

20 20 【0077】本実施の形態は、光素子10及び半導体チップ20のうちの少なくとも一方を基板42に取り付ける工程を含む。例えば、接着剤44を使用して、半導体チップ20を基板42に貼り付ける。半導体チップ20に穴28が形成されているときには、基板42の穴46を、半導体チップ20の穴28と連通させる。

【0078】本実施の形態は、基板42に外部端子50を設ける工程を含む。本実施の形態では、外部端子50としてのリードを基板42に設けるとともに、配線パターン48と電気的に接続する。外部端子50は、配線パターン48を介して、光素子10及び半導体チップ20の少なくとも一方に電気的に接続される。

30 30 【0079】本実施の形態は、光素子10と光ファイバ30とを、相対的な位置を合わせて配置する工程を含む。例えば、半導体チップ20に形成された穴28に光ファイバ30を挿入する。なお、穴28の開口端部にテーパ29を形成すれば、光ファイバ30を挿入しやすい。また、基板42の穴46も、光ファイバ30を挿通する側の面に向けて拡がる形状になっていれば、光ファイバ30を挿入しやすい。

40 40 【0080】光ファイバ30を穴28に挿入するだけで、光ファイバ30と半導体チップ20との位置合わせを行うことができる。半導体チップ20と光素子10とが正確に位置合わせされていれば、光ファイバ30と光素子10との相対的な位置合わせを行うことができる。すなわち、穴28に光ファイバ30を挿入するだけで、光ファイバ30と光素子10との相対的な位置合わせを行うことができる。

【0081】本実施の形態は、光ファイバ30の抜け止めを図る工程を含んでもよい。例えば、基板42の穴46を通して、光ファイバ30を半導体チップ20の穴28に挿入し、基板42の穴46に充填材54を充填してもよい。充填材54が硬化すれば、光ファイバ30を基

板42に固定するので、光ファイバ30の半導体チップ20の穴28からの抜け止めが図られる。

【0082】本実施の形態は、光素子10及び半導体チップ20をパッケージ化する工程を含んでもよい。例えば、光素子10と半導体チップ20との間にアンダーフィル材40を充填する。これによって、光素子10及び半導体チップ20の表面が保護され、両者間の電気的な接続部分が保護され、両者の結合状態が保持される。

【0083】さらに、光素子10及び半導体チップ20の露出面、両者の電気的な接続部分、光素子10及び半導体チップ20の少なくとも一方と基板42に形成された配線パターン48との電気的な接続部分などを、樹脂56などで封止することが好ましい。以上の工程によって、光素子10及び半導体チップ20がパッケージ化された光モジュールを得ることができる。

【0084】本発明は、上記実施の形態に限定されるものではなく、次に述べるように種々の変形が可能である。

【0085】(第2の実施の形態) 図3は、本発明を適用した第2の実施の形態に係る光モジュールを示す図である。この光モジュールは、外部端子60の構造において第1の実施の形態と異なる。すなわち、外部端子60は、基板62の面に設けられている。例えば、基板62の一方の面に配線パターン64が形成され、スルーホール66を介して電気的に接続された外部端子60が、基板62の他方の面に形成されている。外部端子60は、例えばハンダボールでもよい。これによれば、光モジュールを面実装することができる。本実施の形態に係る光モジュールも、樹脂68などによってパッケージ化が図られている。

【0086】本実施の形態には、上記以外の点で、第1の実施の形態で説明した内容が適用されるので、詳しい説明を省略する。

【0087】(第3の実施の形態) 図4は、本発明を適用した第3の実施の形態に係る光モジュールを示す図である。この光モジュールは、リードフレーム70を有し、リードフレーム70の先端部(アウトリード)が外部端子72である。

【0088】リードフレーム70は、基板74に接着されている。半導体装置用のリードフレーム70を使用したときには、リードフレーム70のダイパッド71に基板74が接着される。接着には、図示しない接着剤を使用することができる。基板74は、樹脂などで形成されていてもよいし、シリコンやガラスから形成してもよい。基板74には、配線パターン76が形成されている。特に、基板74がシリコンから形成されているときには、半導体装置の製造プロセスを適用して、精密な配線パターン76を形成することができる。

【0089】本実施の形態では、基板74に光素子78及び半導体チップ80が搭載されている。また、光素子

78及び半導体チップ80は、フェースダウンボンディングによって、基板74の配線パターン76に接合されている。配線パターン76は、ワイヤ75などによってリードフレーム70に電気的に接続されている。また、ワイヤ77などによって、配線パターン76と、光素子78及び半導体チップ80の少なくとも一方と、が電気的に接続されてもよい。

【0090】光ファイバ82は、基板74に形成された穴84によって、位置決めがされる。また、リードフレーム70における基板74に接着される部分には、光ファイバ82を避ける穴を形成しておくことが好ましい。

【0091】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂86などによってパッケージ化が図られている。

【0092】なお、本発明の「半導体チップ」の代わりに、半導体を使用しないで形成された回路を内蔵するチップを適用しても、本発明と同じ作用効果を達成することができる。

【0093】(第4の実施の形態) 図5は、本発明を適用した実施の形態に係る光伝達装置を示す図である。光伝送装置90は、コンピュータ、ディスプレイ、記憶装置、プリンタ等の電子機器92を相互に接続するものである。電子機器92は、情報通信機器であってもよい。光伝送装置90は、ケーブル94の両端にプラグ96が設けられたものであってもよい。ケーブル94は、1つ又は複数(少なくとも一つ)の光ファイバ30(図1参照)を含む。プラグ96は、半導体チップ20を内蔵する。光ファイバ30と、光素子10又は半導体チップ20との取り付け状態は、上述した通りである。

【0094】光ファイバ30の一方の端部に接続される光素子20は、発光素子である。一方の電子機器92から出力された電気信号は、発光素子である光素子20によって光信号に変換される。光信号は光ファイバ30を伝わり、他方の光素子20に入力される。この光素子20は、受光素子であり、入力された光信号が電気信号に変換される。電気信号は、他方の電子機器92に入力される。こうして、本実施の形態に係る光伝達装置90によれば、光信号によって、電子機器92の情報伝達を行うことができる。

【0095】(第5の実施の形態) 図6は、本発明を適用した実施の形態に係る光伝達装置の使用形態を示す図である。光伝送装置90は、電子機器100間を接続する。電子機器100として、液晶表示モニター又はデジタル対応のCRT(金融、通信販売、医療、教育の分野で使用されることがある。)、液晶プロジェクタ、プラズマディスプレイパネル(PDP)、デジタルTV、小売店のレジ(POS(Point of Sale Scanning)用)、ビデオ、チューナー、ゲーム装置、プリンタ等が挙げられる。

【0096】(第6の実施の形態) 図7は、本発明を適用した実施の形態に係る光モジュールを示す図である。この光モジュールは、半導体チップ210と、複数の光素子10と、複数の光ファイバ30と、を含む。半導体チップ210には、複数の穴112が形成されており、各穴112に各光ファイバ30が挿入されている。各光ファイバ30は各光素子10に対応して設けられている。図7に示す例は、4つの光素子10を有する光モジュールであり、これをカラー画像信号の伝送に使用するときには、光素子10及び光ファイバ30は、R、G、Bの信号及びクロック信号の送受信に使用される。

【0097】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂などによってパッケージ化することができる。

【0098】(第7の実施の形態) 図8は、本発明を適用した実施の形態に係る光モジュールを示す図である。この光モジュールは、光素子210、半導体チップ220及び光ファイバ30を有する。光素子210には、光ファイバ30の先端部が光学的部分212に接触しないように、ストッパ214が設けられている。ストッパ214は、光素子210における光学的部分212が設けられた面であって、光ファイバ30の先端面の範囲内に対応する位置に設けられている。ストッパ214が、光学的部分212よりも高く形成されることで、光学的部分212に光ファイバ30の先端面が接触することを防止できる。

【0099】半導体チップ220には、光ファイバ30を挿通するための穴222が形成されている。穴222は、開口端部と、開口端部よりも径の大きい中間部と、を有する形状をなしている。開口端部と中間部とは、テーパ部によって接続されている。

【0100】このような穴222は、次のようにして形成することができる。まず、穴222を形成する領域において開口するようパターニングされた層を半導体チップ220に形成する。この層は、レジストであってよいし、酸化膜であってよいし、化学気相堆積(CVD)を適用して形成した膜であってよい。そして、レジスト等の層の開口部(半導体チップ220の表面)をエッチングする。エッチングにはドライエッチングを適用することが好ましい。ドライエッチングは、反応性イオンエッチング(RIE)であってよい。また、エッチングとしてウェットエッチングを適用してもよい。こうして、半導体チップ220の表面に、窪み(貫通しない穴)を形成する。

【0101】そして、半導体チップ220の窪みが形成された部分に、レーザ(例えばYAGレーザやCO₂レーザ)等を使用して、小孔を形成する。レーザビームは、窪みで位置を認識して照射することができる。レーザビームを、半導体チップ220の一方の面からのみ照

射して小孔を形成してもよいし、半導体チップ220の両面から(順番にあるいは同時に)レーザビームを照射してもよい。両面からレーザビームを照射すれば、半導体チップ220に与える影響が少ない。なお、両面からレーザビームを照射するときには、半導体チップ220の両面に窪みを形成しておくことが好ましい。

【0102】次に、小孔を拡大させて穴222を形成する。例えば、ウェットエッチングを適用して、小孔の内壁面をエッチングしてもよい。エッチング液として、例えば、沸酸と沸化アンモニウムを混合した水溶液(バッファード沸酸)を用いてもよい。そして、レジスト等の層を必要であれば除去する。

【0103】なお、穴222を形成してから半導体チップ220の素子を形成してもよいが、穴222があることで素子の形成が難しい場合には、素子の形成を行なう。

【0104】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂などによってパッケージ化することができる。なお、光ファイバ30を固定する充填材54は、穴222の内部にも充填することが好ましい。

【0105】上述した実施の形態では、光導波路として光ファイバを用いたが、シート状やテープ状の光導波路を用いてもよい。光導波路は、ポリイミド樹脂で形成してもよい。

【図面の簡単な説明】

【図1】図1は、本発明を適用した第1の実施の形態に係る光モジュールを示す図である。

30 【図2】図2(A)～図2(C)は、半導体チップに穴を形成する方法を示す図である。

【図3】図3は、本発明を適用した第2の実施の形態に係る光モジュールを示す図である。

【図4】図4は、本発明を適用した第3の実施の形態に係る光モジュールを示す図である。

【図5】図5は、本発明を適用した第4の実施の形態に係る光伝達装置を示す図である。

【図6】図6は、本発明を適用した第5の実施の形態に係る光伝達装置の使用形態を示す図である。

40 【図7】図7は、本発明を適用した第6の実施の形態に係る光モジュールを示す図である。

【図8】図8は、本発明を適用した第7の実施の形態に係る光モジュールを示す図である。

【符号の説明】

10 光素子

12 光学的部分

20 半導体チップ

21 凹部

24 配線パターン

50 ハンダ

(10)

17

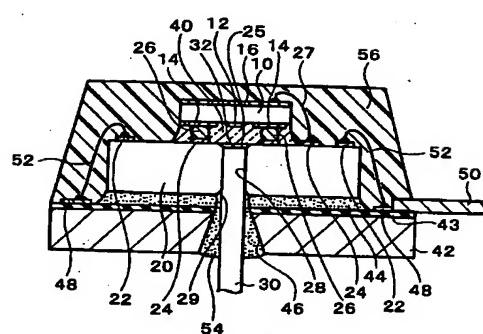
- 28 穴
30 光ファイバ
32 先端面
40 アンダーフィル材

特開2001-59923

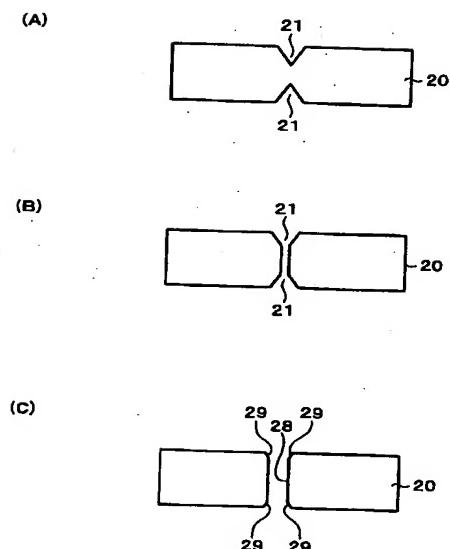
18

- 42 基板
50 外部端子
56 樹脂

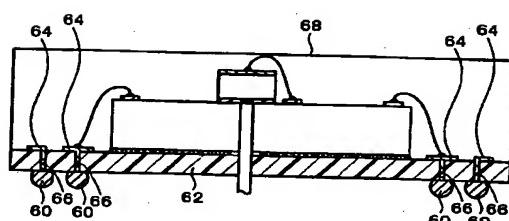
【図1】



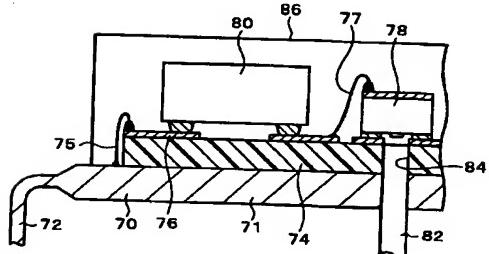
【図2】



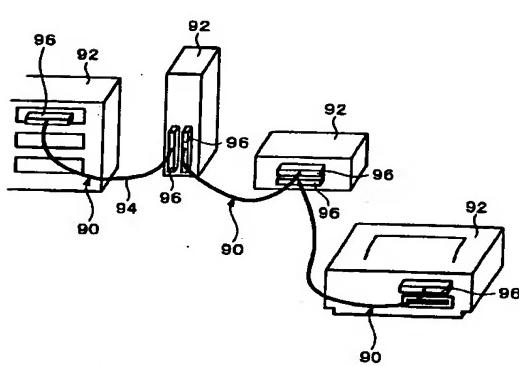
【図3】



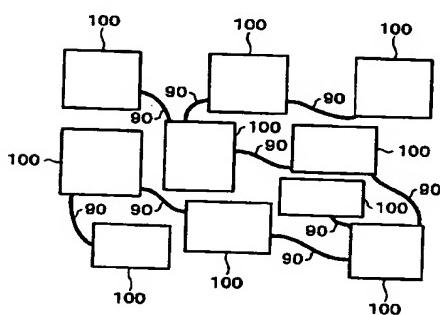
【図4】



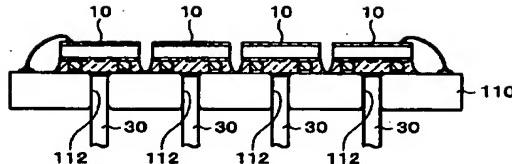
【図5】



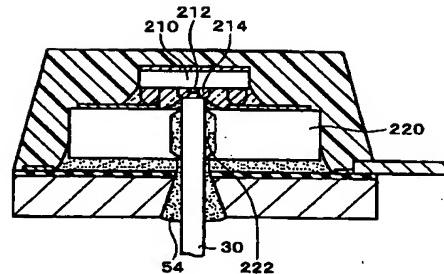
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 村田 昭浩
長野県諏訪市大和3丁目3番5号 セイコ
一エプソン株式会社内

F ターム(参考) 2H037 AA01 BA02 BA05 BA11 BA14
DA03 DA04 DA06 DA11 DA36
5F073 AB16 AB28 BA01 CB23 DA22
DA25 FA06 FA07 FA11 FA23
FA29 GA02
5F088 BA18 BB01 CB14 CB20 EA06
JA06 JA10 JA14

THIS PAGE BLANK (USPTO)

* NOTICES *

Japan Patent Office is not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The optical module with which the aforementioned light-corpuscle child and the aforementioned semiconductor chip were package-sized by the optical waveguide, the light-corpuscle child who comes to have an optical part, and the aforementioned light-corpuscle child including the semiconductor chip which it comes to connect electrically.

[Claim 2] It is the optical module with which the hole is formed in the aforementioned semiconductor chip, the aforementioned optical waveguide is inserted in the aforementioned hole in the optical module according to claim 1, and the aforementioned light-corpuscle child has been stationed so that one end face of the aforementioned optical waveguide inserted with the aforementioned optical part may counter.

[Claim 3] The optical module whose aforementioned hole is a through hole in an optical module according to claim 2.

[Claim 4] The optical module with which it comes to form the sealing agent which has light-transmission nature in the aforementioned through hole in an optical module according to claim 3.

[Claim 5] The optical module with which under-filling material is prepared in either of a claim 2 to the claims 4 between the aforementioned light-corpuscle child and the aforementioned semiconductor chip in the optical module of a publication.

[Claim 6] It is the optical module by which the circuit pattern is formed in either of a claim 2 to the claims 5 in the optical module of a publication at the aforementioned semiconductor chip, two or more electrodes are formed in the aforementioned light-corpuscle child, and at least one of two or more of the aforementioned electrodes is electrically connected to the aforementioned circuit pattern.

[Claim 7] The optical module which contains further in either of a claim 1 to the claims 6 the substrate which supports at least one side among the aforementioned semiconductor chip and the aforementioned light-corpuscle child in the optical module of a publication.

[Claim 8] It is the optical module with which the aforementioned substrate promotes emission of one [at least] heat among the aforementioned semiconductor chip and the aforementioned light-corpuscle child in an optical module according to claim 7.

[Claim 9] The optical module which has further the external terminal which was prepared in the aforementioned substrate and was electrically connected to either [at least] the aforementioned light-corpuscle child or the aforementioned semiconductor chip in the optical module according to claim 7 or 8.

[Claim 10] The optical module with which the aforementioned semiconductor chip and the aforementioned light-corpuscle child are closed by the resin in the optical module of a publication by either of a claim 1 to the claims 9.

[Claim 11] the light-corpuscle child to whom it comes to form an optical part, and the semiconductor chip which it comes to connect with the aforementioned light-corpuscle child electrically -- having -- the aforementioned light-corpuscle child and the aforementioned semiconductor chip -- ***** -- the semiconductor device it comes-izing [semiconductor device]

[Claim 12] The semiconductor device which the laminating of the aforementioned light-corpuscle child and the aforementioned semiconductor chip is carried out, and it comes to arrange in a semiconductor device according to claim 11.

[Claim 13] It is the semiconductor device which come to form a hole in the aforementioned semiconductor chip, the aforementioned light-corpuscle child is stationed in a semiconductor device according to claim 12 so that one field and aforementioned optical part of the aforementioned semiconductor chip may counter, and the laminating of the aforementioned light-corpuscle child and the aforementioned semiconductor chip is carried out, and it comes to arrange.

[Claim 14] The semiconductor device with which it comes to arrange the aforementioned light-corpuscle child and the

aforementioned semiconductor chip together with a substrate top in a semiconductor device according to claim 11. [Claim 15] It is the semiconductor device with which it comes to form a hole in the aforementioned substrate, the aforementioned light-corpuscle child is stationed in a semiconductor device according to claim 14 so that one field and aforementioned optical part of the aforementioned semiconductor chip may counter, and it comes to arrange the aforementioned light-corpuscle child on the aforementioned substrate.

[Claim 16] The optical transport unit which is electrically connected with an optical waveguide, the light emitting device carried in one end face of the aforementioned optical waveguide by turning a light-emitting part, and the aforementioned light emitting device, is electrically connected with the aforementioned light emitting device, the package-sized semiconductor chip, the photo detector carried in the other-end side of the aforementioned optical waveguide by turning a light sensing portion, and the aforementioned photo detector, and contains the aforementioned photo detector and the package-sized semiconductor chip.

[Claim 17] The optical transport unit which contains further the plug connected to the aforementioned light emitting device, and the plug connected to the aforementioned photo detector in an optical transport unit according to claim 16.

[Claim 18] The manufacture method of an optical module including the process which doubles a relative position and stations the process which connects electrically the aforementioned light-corpuscle child and the aforementioned semiconductor chip, and the aforementioned optical waveguide and the aforementioned light-corpuscle child in the manufacture method of an optical module of having at least an optical waveguide, the light-corpuscle child who has an optical part, and a semiconductor chip, and the process which package-izes the aforementioned light-corpuscle child and the aforementioned semiconductor chip.

[Claim 19] The process which the circuit pattern is formed in the aforementioned semiconductor chip, and the aforementioned light-corpuscle child has two or more electrodes in the manufacture method of an optical module according to claim 18, and connects electrically the aforementioned light-corpuscle child and the aforementioned semiconductor chip is the manufacture method of an optical module of joining to the aforementioned circuit pattern and performing at least one of two or more of the aforementioned electrodes.

[Claim 20] The manufacture method of an optical module that join the aforementioned electrode and the aforementioned circuit pattern by brazing filler metal, and alignment of the aforementioned light-corpuscle child and a semiconductor chip is performed by the surface tension of the brazing filler metal by which melting was carried out in the manufacture method of an optical module according to claim 19.

[Claim 21] The process which the hole is formed in the aforementioned semiconductor chip, and doubles a relative position and stations the aforementioned optical waveguide and the aforementioned light-corpuscle child in the manufacture method of an optical module according to claim 19 or 20 is the manufacture method of an optical module including the process which inserts the aforementioned optical waveguide in the aforementioned hole.

[Claim 22] The manufacture method of the optical module which forms the aforementioned hole with laser in the manufacture method of an optical module according to claim 21.

[Claim 23] The manufacture method of the optical module which forms the aforementioned hole by etching in the manufacture method of an optical module according to claim 21.

[Claim 24] The manufacture method of the optical module which includes further the process which forms a crevice in the field as for which the aforementioned hole of the aforementioned semiconductor chip carries out opening by anisotropic etching in the manufacture method of an optical module according to claim 21, is made to penetrate the aforementioned crevice and forms the aforementioned hole in the aforementioned semiconductor chip with laser.

[Claim 25] The manufacture method of the optical module which includes further the process which fills either of a claim 19 to the claims 24 up with under-filling material between the aforementioned semiconductor chip and the aforementioned light-corpuscle child in the manufacture method of the optical module a publication.

[Claim 26] The process which package-izes the aforementioned light-corpuscle child and the aforementioned semiconductor chip in the manufacture method of an optical module given in either of a claim 19 to the claims 25 is the manufacture method of an optical module of closing the aforementioned light-corpuscle child and the aforementioned semiconductor chip by the resin, and performing them.

[Claim 27] The manufacture method of the optical module which includes further the process which prepares a substrate in either of a claim 18 to the claims 26 among the aforementioned semiconductor chip and the aforementioned light-corpuscle child in the manufacture method of the optical module a publication at least at one side.

[Claim 28] The manufacture method of the optical module which includes further the process which prepares the external terminal electrically connected to either [at least] the aforementioned light-corpuscle child or the aforementioned semiconductor chip in the aforementioned substrate in the manufacture method of an optical module according to claim 27.

[Translation done.]

THIS PAGE BLANK (USPS)

* NOTICES *

Japan Pat nt Offic is not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to an optical module and its manufacture method, a semiconductor device, and an optical transport unit.

[0002]

[Background of the Invention] In recent years, the inclination of improvement in the speed and large-capacity-izing has information communication, and development of optical communication is progressing. Generally, in optical communication, an electrical signal is changed into a lightwave signal, a lightwave signal is transmitted by the optical fiber and the lightwave signal which received is changed into an electrical signal. Conversion with an electrical signal and a lightwave signal is performed by the light-corpuscle child.

[0003] For example, positioning an optical fiber to the plat form in which the V groove was formed, fixing to it, and constituting an optical module is indicated by JP,10-339824,A.

[0004] However, it was necessary for an optical fiber and a light-corpuscle child to unify the conventional optical module, and to connect this optical module with a semiconductor chip electrically further.

[0005] this invention solves this trouble and the purpose is in offering the optical module with which connection with a semiconductor chip becomes unnecessary and its manufacture method, a semiconductor device, and an optical transport unit.

[0006]

[Means for Solving the Problem] (1) The aforementioned light-corpuscle child and the aforementioned semiconductor chip are package-sized including the semiconductor chip which comes electrically to connect the optical module concerning this invention with an optical waveguide, the light-corpuscle child who comes to have an optical part, and the aforementioned light-corpuscle child.

[0007] According to this invention, the light-corpuscle child and the semiconductor chip are package-sized, and the semiconductor chip is built in the optical module. Therefore, it becomes unnecessary to connect an optical module and a semiconductor chip further, and handling is easy.

[0008] (2) In this optical module, the hole is formed in the aforementioned semiconductor chip, the aforementioned optical waveguide is inserted in the aforementioned hole, and the aforementioned light-corpuscle child may be stationed so that the aforementioned optical part and one end face of the inserted aforementioned optical waveguide may counter.

[0009] Since the position of an optical waveguide is determined by the hole formed in the semiconductor chip according to this, the position precision of a light-corpuscle child's optical part and the end face of an optical waveguide is high.

[0010] (3) In this optical module, the aforementioned hole may be a through hole.

[0011] (4) In this optical module, the sealing agent which has light-transmission nature in the aforementioned through hole may be formed.

[0012] According to this, in contact with a sealing agent, the positioning is achieved for an optical waveguide.

[0013] (5) In this optical module, under-filling material may be prepared between the aforementioned light-corpuscle child and the aforementioned semiconductor chip.

[0014] According to this, while protecting a light-corpuscle child and a semiconductor chip, both connection condition can be stabilized.

[0015] (6) In this optical module, the circuit pattern is formed in the aforementioned semiconductor chip, two or more electrodes are formed in the aforementioned light-corpuscle child, and at least one of two or more of the aforementioned electrodes may be electrically connected to the aforementioned circuit pattern.

[0016] According to this, since a light-corpuscle child is carried in a semiconductor chip, an optical module can be miniaturized. Moreover, the manufacture method of a semiconductor device can be used for the semiconductor material

which constitutes a semiconductor chip, and a circuit pattern with a high precision can be formed in it.
[0017] (7) In this optical module, the substrate which supports at least one side among the aforementioned semiconductor chip and the aforementioned light-corpuscle child may also be included further.

[0018] (8) In this optical module, the aforementioned substrate may promote emission of one [at least] heat among the aforementioned semiconductor chip and the aforementioned light-corpuscle child.

[0019] (9) In this optical module, you may have further the external terminal which was prepared in the aforementioned substrate and was electrically connected to either [at least] the aforementioned light-corpuscle child or the aforementioned semiconductor chip.

[0020] (10) In this optical module, the aforementioned semiconductor chip and the aforementioned light-corpuscle child may be closed by the resin.

[0021] According to this, a semiconductor chip and a light-corpuscle child can be taken care of with a resin.

[0022] (11) the semiconductor chip which comes electrically to connect the semiconductor device concerning this invention with the light-corpuscle child to whom it comes to form an optical part, and the aforementioned light-corpuscle child -- having -- the aforementioned light-corpuscle child and the aforementioned semiconductor chip -- *-----izing is come

[0023] According to this invention, since the light-corpuscle child and the semiconductor chip are package-sized, it becomes unnecessary to connect an optical module and a semiconductor chip further, and handling is easy.

[0024] (12) In this semiconductor device, the laminating of the aforementioned light-corpuscle child and the aforementioned semiconductor chip may be carried out, and they may be arranged.

[0025] (13) In this semiconductor device, by coming to form a hole in the aforementioned semiconductor chip, the aforementioned light-corpuscle child is stationed so that one field and aforementioned optical part of the aforementioned semiconductor chip may counter, and the laminating of the aforementioned light-corpuscle child and the aforementioned semiconductor chip may be carried out, and they may be arranged.

[0026] (14) In this semiconductor device, the aforementioned light-corpuscle child and the aforementioned semiconductor chip may be arranged together with a substrate top.

[0027] (15) In this semiconductor device, by coming to form a hole in the aforementioned substrate, the aforementioned light-corpuscle child may be stationed so that one field and aforementioned optical part of the aforementioned semiconductor chip may counter, and the aforementioned light-corpuscle child may be stationed on the aforementioned substrate.

[0028] (16) It connects with an optical waveguide, the light emitting device carried in one end face of the aforementioned optical waveguide by turning a light-emitting part, and the aforementioned light emitting device electrically, and it connects with the aforementioned light emitting device, the package-sized semiconductor chip, the photo detector carried in the other-end side of the aforementioned optical waveguide by turning a light sensing portion, and the aforementioned photo detector electrically, and the optical transport unit concerning this invention contains the aforementioned photo detector and the package-sized semiconductor chip.

[0029] According to this invention, a light emitting device or a photo detector, and a semiconductor chip are package-sized, and the semiconductor chip is built in. Therefore, it becomes unnecessary to connect further a light emitting device or a photo detector, and a semiconductor chip, and handling is easy.

[0030] (17) In this optical transport unit, the plug connected to the aforementioned light emitting device and the plug connected to the aforementioned photo detector may also be included further.

[0031] (18) The manufacture method of the optical module concerning this invention includes the process which doubles a relative position and stations the process which connects electrically the aforementioned light-corpuscle child and the aforementioned semiconductor chip, and the aforementioned optical waveguide and the aforementioned light-corpuscle child, and the process which package-izes the aforementioned light-corpuscle child and the aforementioned semiconductor chip in the manufacture method of an optical module of having at least an optical waveguide, the light-corpuscle child who has an optical part, and a semiconductor chip.

[0032] According to this invention, since a light-corpuscle child and a semiconductor chip are package-sized, it is not necessary to connect the obtained optical module to a semiconductor chip further, and handling becomes easy.

[0033] (19) In the manufacture method of this optical module, the circuit pattern is formed in the aforementioned semiconductor chip, the process which has two or more electrodes and connects electrically the aforementioned light-corpuscle child and the aforementioned semiconductor chip may join at least one of two or more of the aforementioned electrodes to the aforementioned circuit pattern, and the aforementioned light-corpuscle child may perform it.

[0034] According to this, electric connection between a light-corpuscle child and a semiconductor chip can be easily aimed at only by joining an electrode to a circuit pattern. Moreover, since a light-corpuscle child is carried in a semiconductor chip, an optical module can be miniaturized. The manufacture method of a semiconductor device can be

used for the semiconductor material which constitutes a semiconductor chip, and a circuit pattern with a high precision can be easily formed in it.

[0035] (20) In the manufacture method of this optical module, the aforementioned electrode and the aforementioned circuit pattern are joined by brazing filler metal, and alignment of the aforementioned light-corpuscle child and a semiconductor chip may be performed by the surface tension of the brazing filler metal by which melting was carried out.

[0036] According to this, with the surface tension of brazing filler metal, since alignment of a light-corpuscle child and a semiconductor chip is performed automatically, an alignment process becomes unnecessary.

[0037] (21) In the manufacture method of this optical module, the hole is formed in the aforementioned semiconductor chip and the process which doubles a relative position and stations the aforementioned optical waveguide and the aforementioned light-corpuscle child may also include the process which inserts the aforementioned optical waveguide in the aforementioned hole.

[0038] According to this, the position of an optical waveguide and a semiconductor chip is decided by inserting an optical waveguide in a hole. Therefore, if alignment of a light-corpuscle child and a semiconductor chip is carried out, alignment of a light-corpuscle child and an optical waveguide can be performed easily.

[0039] (22) The manufacture method of the optical module which forms the aforementioned hole with laser in the manufacture method of this optical module.

[0040] (23) The manufacture method of the optical module which forms the aforementioned hole by etching in the manufacture method of this optical module.

[0041] (24) In the manufacture method of this optical module, a crevice may be formed in the field as for which the aforementioned hole of the aforementioned semiconductor chip carries out opening by anisotropic etching, and you may make the aforementioned crevice penetrate with laser, and may also include further the process which forms the aforementioned hole in the aforementioned semiconductor chip.

[0042] Anisotropic etching is widely performed in the manufacture process of a semiconductor device, and formation of the crevice where precision is high is possible for it. Moreover, since a crevice makes the shape of V character in a cross section according to anisotropic etching, the hole in which the crevice was formed by penetrating by laser is the configuration by which the taper was given to the opening edge. Therefore, the hole where the taper was given to the opening edge can be formed easily. The taper of a hole serves as a guide when inserting an optical waveguide.

[0043] (25) In the manufacture method of this optical module, you may also include further the process filled up with under-filling material between the aforementioned semiconductor chip and the aforementioned light-corpuscle child.

[0044] According to this, by under-filling material, while being able to protect a light-corpuscle child and a semiconductor chip, both connection condition can be stabilized.

[0045] (26) In the manufacture method of this optical module, the process which package-izes the aforementioned light-corpuscle child and the aforementioned semiconductor chip may close the aforementioned light-corpuscle child and the aforementioned semiconductor chip by the resin, and may perform them.

[0046] According to this, a semiconductor chip and a light-corpuscle child can be taken care of with a resin.

[0047] (27) In the manufacture method of this optical module, you may also include further the process which prepares a substrate at least in one side among the aforementioned semiconductor chip and the aforementioned light-corpuscle child.

[0048] (28) In the manufacture method of this optical module, you may also include further the process which prepares the external terminal electrically connected to either [at least] the aforementioned light-corpuscle child or the aforementioned semiconductor chip in the aforementioned substrate.

[0049]

[Embodiments of the Invention] Hereafter, the gestalt of suitable operation of this invention is explained with reference to a drawing.

[0050] (Gestalt of the 1st operation) Drawing 1 is drawing showing the optical module concerning the gestalt of the 1st operation which applied this invention. An optical module contains the light-corpuscle child 10, a semiconductor chip 20, and an optical fiber 30. An optical fiber 30 is an example of an optical waveguide. Since this optical module has a semiconductor chip 20, you may define it as a semiconductor device. This is the same also with the gestalt of all the following operations.

[0051] Even if the light-corpuscle child 10 is a light emitting device, he may be a photo detector. A field light emitting device, especially a surface emission-type laser are applicable as an example of a light emitting device. Field light emitting devices, such as a surface emission-type laser, emit light perpendicularly to a substrate. The light-corpuscle child 10 has an optical part 12. When an optical part 12 is a light-emitting part when the light-corpuscle child 10 is a light emitting device, and the light-corpuscle child 10 is a photo detector, an optical part 12 is a light sensing portion.

[0052] The light-corpuscle child 10 is in the state where the relative position with an optical fiber 30 was fixed. In detail, it is desirable that the relative position of the light-corpuscle child's 10 optical part 12 and the apical surface of an optical fiber 30 is being fixed. Specifically, an optical part 12 is in the state which turned to the apical surface of an optical fiber 30 in many cases. Moreover, with the gestalt of this operation, the optical part 12 has turned to the hole 28 of a semiconductor chip 20.

[0053] The light-corpuscle child 10 has at least one electrode (generally two or more than it). For example, the 1st electrode 14 may be formed in the field in which the optical part 12 was formed. In addition, at least one of two or more 1st electrodes 14 may be a dummy electrode. Although a dummy electrode may be formed with the same material as the 1st electrode 14, it is not electrically connected to the interior of the light-corpuscle child 10. For example, even if it forms the 1st electrode 14 in the position on which all are connected in a straight line, and the polygon more than a triangle is drawn and is [of them] few, one or more may be a dummy electrode. By carrying out like this, it is stabilized and the light-corpuscle child 10 can be supported in the part of three or more points.

[0054] The 2nd electrode 16 may be formed in the field other than the field in which the 1st electrode 14 was formed. When the light-corpuscle children 10 are semiconductor laser, such as a surface emission-type laser, with the field in which the 1st electrode 14 was formed, the 2nd electrode 16 may be formed in the field of an opposite side.

[0055] A semiconductor chip 20 is for driving the light-corpuscle child 10. The circuit for driving the light-corpuscle child 10 is built in the semiconductor chip 20. Two or more electrodes (or pad) 22 connected electrically are formed in the internal circuit at the semiconductor chip 20. It is desirable that the circuit pattern 24 electrically connected to at least one electrode 22 is formed in the field in which the electrode 22 was formed.

[0056] The semiconductor chip 20 and the light-corpuscle child 10 are connected electrically. For example, the light-corpuscle child's 10 1st electrode 14 and the circuit pattern 24 formed on the semiconductor chip 20 are connected electrically. Although a wire etc. may be used for connection, you may join the 1st electrode 14 and circuit pattern 24 through the metal junction and the anisotropy electrical conducting material (film) by the pewter 26 which is an example of brazing filler metal. In this case, face down mounting of the light-corpuscle child 10 is carried out to a semiconductor chip 20. It not only can make electric connection, but by carrying out like this, the light-corpuscle child 10 and a semiconductor chip 20 are fixable with a pewter 26. In addition, also as for what serves as a dummy electrode among the 1st electrode 14, joining to a circuit pattern 24 is desirable. It is fixable on a semiconductor chip 20 in the state where the light-corpuscle child 10 was stabilized by carrying out like this.

[0057] Moreover, the light-corpuscle child's 10 2nd electrode 16 and the circuit pattern 24 are connected electrically. A wire 27 may be used for connection or conductive paste may be prepared in it from the 2nd electrode 16 to a circuit pattern 24.

[0058] Between the light-corpuscle child 10 and a semiconductor chip 20, you may form the under-filling material 40. It is desirable that the under-filling material 40 has the transparent under-filling material 40 in the light-corpuscle child's 10 optical part 12 at the time of a wrap. The front face of the light-corpuscle child 10 and a semiconductor chip 20 also protects the under-filling material 40 while it covers and protects a part for the electric connection of the light-corpuscle child 10 and a semiconductor chip 20. Furthermore, the under-filling material 40 holds the light-corpuscle child 10 and the junction state of a semiconductor chip 20.

[0059] The hole (for example, through hole) 28 may be formed in the semiconductor chip 20. An optical fiber 30 is inserted in a hole 28. A hole 28 avoids an internal circuit, and it is formed until it reaches [from the field in which the electrode 22 was formed] the field of the opposite side. In opening by the side of the field in which the electrode 22 was formed, the sealing agent 25 of light-transmission nature may be formed in the hole 28. One side of a hole 28 is closed by forming a sealing agent 25, and positioning at the nose of cam of an optical fiber 30 can be aimed at. A sealing agent 25 can be formed by leaving the passivation membrane which serves as a field in which a sealing agent 25 is formed from SiO₂ which forms a hole 28 from the field (rear face) of an opposite side, and is formed in the field (front face) in which a sealing agent 25 is formed, SiN_X, etc. It is desirable that the taper 29 is formed in one [at least] opening edge of a hole 28. It becomes easy to insert an optical fiber 30 by forming a taper 29 in a hole 28.

[0060] The semiconductor chip 20 may be attached in the substrate 42. In detail, the semiconductor chip 20 may be stuck on the substrate 42 through adhesives 44. The hole 46 is formed in the substrate 42. The hole 46 is formed in the position which is open for free passage with the hole 28 of a semiconductor chip 20. The adhesives 44 on which a semiconductor chip 20 and a substrate 42 are pasted up are formed so that the free passage of two holes 28 and 46 may not be barred, and these may not be closed. In the semiconductor chip 20, the hole 46 of a substrate 42 is the configuration to which the taper was given, as a bore becomes large in the direction of an opposite side. It is easy to insert an optical fiber 30 by carrying out like this.

[0061] Although a substrate 42 may be formed from the material which has insulation, such as a resin, glass, or a ceramic, it may be formed from the material which has metaled conductivity. When a substrate 42 consists of a

conductive material, it is desirable to form an insulator layer 43 in the field in which a semiconductor chip 20 is attached at least. In addition, the material same as a substrate 42 can be used also with the gestalt of the following operations.

[0062] Moreover, as for a substrate 42, it is desirable to have high thermal conductivity. According to this, a substrate 42 promotes emission of one [at least] heat of the light-corpuscle child 10 and a semiconductor chip 20. In this case, a substrate 42 is a heat sink or a heat spreader. With the gestalt of this operation, since the semiconductor chip 20 has pasted the substrate 42, a semiconductor chip 20 can be cooled directly. In addition, as for the adhesives 44 on which a semiconductor chip 20 and a substrate 42 are pasted up, it is desirable to have thermal conductivity. Furthermore, since a semiconductor chip 20 is cooled, the light-corpuscle child 10 joined to the semiconductor chip 20 is also cooled.

[0063] The circuit pattern 48 is formed in the substrate 42. Moreover, the external terminal 50 is formed in the substrate 42. With the gestalt of this operation, the external terminal 50 is a lead. The circuit pattern 48 formed in the substrate 42 is electrically connected to at least one of the 1st of the electrode 22 of a semiconductor chip 20, the circuit pattern 24 formed on the semiconductor chip 20, and the light-corpuscle child 10, or the 2nd electrodes 14 and 16 through a wire 52. Moreover, a circuit pattern 48 may be electrically connected with the external terminal 50.

[0064] Including a core and the clad which surrounds this in the shape of a concentric circle, light is reflected on the boundary of a core and clad, light is confined in incore and an optical fiber 30 spreads. Moreover, the circumference of clad is protected in many cases by the jacket.

[0065] The optical fiber 30 is inserted in the hole 28 of a semiconductor chip 20. The light-corpuscle child's 10 optical part 12 has turned to the inside of the hole 28 of a semiconductor chip 20. Therefore, the optical fiber 30 inserted in the hole 28 will be in the state where alignment was carried out to the optical part 12.

[0066] The optical fiber 30 is inserted also in the hole 46 of a substrate 42. In the hole 46, the bore is becoming small gradually towards the hole 26 of a semiconductor chip 20, and the bore of opening of a hole 46 is large in respect of [optical fiber / 30] the opposite side in the semiconductor chip 20. As for the crevice between an optical fiber 30 and the inside of a hole 46, burying with the fillers 54, such as a resin, is desirable. A filler 54 also has the function to fix and escape from an optical fiber 30 and to plan a stop.

[0067] In the gestalt of this operation, the light-corpuscle child 10 and the semiconductor chip 20 are closed by the resin 56. A resin 56 also closes a part for a part for the electric connection of the light-corpuscle child 10 and a semiconductor chip 20, and the electric connection of a semiconductor chip 20 and the circuit pattern 48 formed in the substrate 43.

[0068] According to the optical module concerning the gestalt of this operation, the light-corpuscle child 10 and the semiconductor chip 20 are package-sized. Therefore, since it is not necessarily required to connect the circuit for driving this to an optical module, handling is easy.

[0069] The gestalt of this operation is constituted as mentioned above, and explains the manufacture method below.

[0070] First, the light-corpuscle child 10, a semiconductor chip 20, and an optical fiber 30 are prepared. The light-corpuscle child 10 has the optical part 12, the 1st, and 2nd electrodes 14 and 16. The circuit pattern 24 may be formed in the field where the electrode 22 was preferably formed in the semiconductor chip 20. Moreover, the hole 28 may be formed in the semiconductor chip 20. As for the circuit pattern 24 and hole 28 in a semiconductor chip 20, forming in an exact position relatively is desirable.

[0071] The formation method of a hole 28 is explained with reference to drawing 2 (A) - drawing 2 (C). These drawings are end view which passes along the portion in which the hole 28 of a semiconductor chip 20 is formed. A crevice 21 is formed in a semiconductor chip 20 as shown in drawing 2 (A). A crevice 21 is formed in the position as for which a hole 28 carries out opening. Preferably, a hole 28 forms a crevice 21 in both sides which carry out opening. Since a semiconductor chip 20 generally consists of silicon in many cases, it can apply anisotropic etching and can form the crevice 21 of the shape of an exact cross-section triangle along with the crystal face. Or you may form the crevice 21 of a cross-section square configuration. Moreover, although especially the flat-surface configuration of opening of a crevice 21 is not limited, it may be a rectangle. When opening of a crevice 21 is a rectangle, length of a ***** of one side is more desirable than the diameter of an optical fiber 30. Let a part of crevice [at least] 21 be a taper 29 by carrying out like this.

[0072] Next, a semiconductor chip 20 is made to penetrate mutually between the crevices 21 of the couple located in an opposite side, as shown in drawing 2 (B). For example, laser can be used. That is, a laser beam can be irradiated in one crevice 21, and a semiconductor chip 20 can be made to penetrate. Furthermore, to the hole penetrated between the crevices 21 of a couple, it etches, and a bore diameter is enlarged, and as shown in drawing 2 (C), a hole 28 is formed. In addition, it is desirable to leave a part of crevice [at least] 21 to opening of a hole 28. Let a part of crevice [at least] 21 be a taper 29 by carrying out like this.

[0073] Or you may apply optical-pumping electrolytic polishing (Optical Excitation Electropolishing Method) to formation of a hole 28.

[0074] The gestalt of this operation includes the process which connects electrically the light-corpuscle child 10 and a

semiconductor chip 20. For example, the light-corpuscle child's 10 1st electrode 14 and the circuit pattern 24 formed in the semiconductor chip 20 are joined. Or the 1st electrode 14 and the electrode 22 formed in the semiconductor chip 20 are joined.

[0075] As a means of junction, if a pewter 26 is used, the self-alignment effect will be acquired. That is, if the fused pewter 26 is made to intervene between the 1st electrode 14, and a circuit pattern 24 or an electrode 22, the light-corpuscle child's 10 alignment will be automatically performed by the surface tension of the fused pewter 26. It is desirable to form the land for forming a pewter 26 in a circuit pattern 24. Since the light-corpuscle child's 10 alignment is performed by the self-alignment effect, the light-corpuscle child's 10 optical part 12 can be automatically turned to the hole 28 of a semiconductor chip 20.

[0076] Moreover, the light-corpuscle child's 10 2nd electrode 16 and the circuit pattern 24 formed in the semiconductor chip 20 are connected electrically. A wire 27 can be used for connection.

[0077] The gestalt of this operation includes the process which attaches either [at least] the light-corpuscle child 10 or the semiconductor chips 20 in a substrate 42. For example, adhesives 44 are used and a semiconductor chip 20 is stuck on a substrate 42. When the hole 28 is formed in the semiconductor chip 20, the hole 46 of a substrate 42 is made to open for free passage with the hole 28 of a semiconductor chip 20.

[0078] The gestalt of this operation includes the process which forms the external terminal 50 in a substrate 42. With the gestalt of this operation, while forming the lead as an external terminal 50 in a substrate 42, it connects with a circuit pattern 48 electrically. The external terminal 50 is electrically connected to either [at least] the light-corpuscle child 10 or the semiconductor chip 20 through a circuit pattern 48.

[0079] The gestalt of this operation includes the process which doubles a relative position and arranges the light-corpuscle child 10 and an optical fiber 30. For example, an optical fiber 30 is inserted in the hole 28 formed in the semiconductor chip 20. In addition, if a taper 29 is formed in the opening edge of a hole 28, it will be easy to insert an optical fiber 30. Moreover, the hole 46 of a substrate 42 is the configuration which spreads towards the field of the side which inserts in an optical fiber 30, and it tends to insert an optical fiber 30.

[0080] Only by inserting an optical fiber 30 in a hole 28, alignment of an optical fiber 30 and a semiconductor chip 20 can be performed. If alignment of a semiconductor chip 20 and the light-corpuscle child 10 is carried out correctly, relative alignment of an optical fiber 30 and the light-corpuscle child 10 can be performed. That is, relative alignment of an optical fiber 30 and the light-corpuscle child 10 can be performed only by inserting an optical fiber 30 in a hole 28.

[0081] The gestalt of this operation may also include the process which plans the omission stop of an optical fiber 30. For example, it may let the hole 46 of a substrate 42 pass, an optical fiber 30 may be inserted in the hole 28 of a semiconductor chip 20, and the hole 46 of a substrate 42 may be filled up with a filler 54. If a filler 54 hardens, since an optical fiber 30 is fixed to a substrate 42, the omission stop from the hole 28 of the semiconductor chip 20 of an optical fiber 30 is planned.

[0082] The gestalt of this operation may also include the process which package-izes the light-corpuscle child 10 and a semiconductor chip 20. For example, it is filled up with the under-filling material 40 between the light-corpuscle child 10 and a semiconductor chip 20. The front face of the light-corpuscle child 10 and a semiconductor chip 20 is protected by this, a part for the electric connection between both is protected, and both integrated state is held.

[0083] Furthermore, it is desirable to close a part for an electric connection with either [at least] a part for the electric connection of the exposed surface of the light-corpuscle child 10 and a semiconductor chip 20 and both, the light-corpuscle child 10 or the semiconductor chip 20 and the circuit pattern 48 formed in the substrate 42 etc. by the resin 56 etc. According to the above process, the light-corpuscle child 10 and a semiconductor chip 20 can obtain the package-ized optical module.

[0084] Various deformation is possible for this invention so that it may not be limited to the gestalt of the above-mentioned implementation and may state below.

[0085] (Gestalt of the 2nd operation) Drawing 3 is drawing showing the optical module concerning the gestalt of the 2nd operation which applied this invention. This optical module differs from the gestalt of the 1st operation in the structure of the external terminal 60. That is, the external terminal 60 is formed in the field of a substrate 62. For example, a circuit pattern 64 is formed in one field of a substrate 62, and the external terminal 60 electrically connected through the through hole 66 is formed in the field of another side of a substrate 62. For example, a pewter ball is sufficient as the external terminal 60. According to this, surface mounting of the optical module can be carried out. Package-ization is attained also for the optical module concerning the gestalt of this operation with the resin 68 etc.

[0086] Since the content explained with the gestalt of the 1st operation by points other than the above is applied to the gestalt of this operation, detailed explanation is omitted.

[0087] (Gestalt of the 3rd operation) Drawing 4 is drawing showing the optical module concerning the gestalt of the 3rd operation which applied this invention. This optical module has a leadframe 70 and the point (outer lead) of a leadframe

70 is the external terminal 72.

[0088] The leadframe 70 is pasted up on the substrate 74. When the leadframe 70 for semiconductor devices is used, a substrate 74 pastes the die pad 71 of a leadframe 70. The adhesives which are not illustrated can be used for adhesion. The substrate 74 may be formed by the resin etc. and may be formed from silicon or glass. The circuit pattern 76 is formed in the substrate 74. When the substrate 74 is especially formed from silicon, the manufacture process of a semiconductor device can be applied and the precise circuit pattern 76 can be formed.

[0089] With the gestalt of this operation, the light-corpuscle child 78 and the semiconductor chip 80 are carried in the substrate 74. Moreover, the light-corpuscle child 78 and the semiconductor chip 80 are joined to the circuit pattern 76 of a substrate 74 by face down bonding. The circuit pattern 76 is electrically connected to the leadframe 70 by the wire 75 etc. Moreover, ** may be electrically connected to either [a circuit pattern 76 and / at least] the light-corpuscle child 78 or the semiconductor chip 80 by the wire 77 etc.

[0090] Positioning is carried out by the hole 84 where the optical fiber 82 was formed in the substrate 74. Moreover, it is desirable to form the hole which avoids an optical fiber 82 in the portion pasted up on the substrate 74 in a leadframe 70.

[0091] About other composition, the content explained with the gestalt of the 1st operation is applicable. Package-ization is attained also for the optical module concerning the gestalt of this operation with the resin 86 etc.

[0092] In addition, even if it applies the chip which builds in the circuit formed instead of the "semiconductor chip" of this invention without using a semiconductor, the same operation effect as this invention can be attained.

[0093] (Gestalt of the 4th operation) Drawing 5 is drawing showing the optical transport unit concerning the gestalt of the operation which applied this invention. An optical transmission device 90 connects the electronic equipment 92, such as a computer, a display, storage, and a printer, mutually. Electronic equipment 92 may be information communication equipment. As for an optical transmission device 90, a plug 96 may be formed in the ends of a cable 94. A cable 94 contains the optical fiber 30 (refer to drawing 1) of one or more (at least one). A plug 96 builds in a semiconductor chip 20. The installation state of an optical fiber 30, and the light-corpuscle child 10 or a semiconductor chip 20 is as having mentioned above.

[0094] The light-corpuscle child 20 connected to one edge of an optical fiber 30 is a light emitting device. The electrical signal outputted from one electronic equipment 92 is changed into a lightwave signal by the light-corpuscle child 20 who is a light emitting device. A lightwave signal is transmitted in an optical fiber 30, and is inputted into the light-corpuscle child 20 of another side. This light-corpuscle child 20 is a photo detector, and the inputted lightwave signal is changed into an electrical signal. An electrical signal is inputted into the electronic equipment 92 of another side. In this way, according to the optical transport unit 90 concerning the gestalt of this operation, a lightwave signal can perform communication of information of electronic equipment 92.

[0095] (Gestalt of the 5th operation) Drawing 6 is drawing showing the use gestalt of the optical transport unit concerning the gestalt of the operation which applied this invention. An optical transmission device 90 connects between electronic equipment 100. As electronic equipment 100, a liquid crystal display monitor or CRT (used in finance, a mail order, medicine, and an educational field) of digital correspondence, a liquid crystal projector, a plasma display panel (PDP), digital one TV, the register (for POS (Point of Sale Scanning)) of a retail store, video, a tuner, game equipment, a printer, etc. are mentioned.

[0096] (Gestalt of the 6th operation) Drawing 7 is drawing showing the optical module concerning the gestalt of the operation which applied this invention. This optical module contains a semiconductor chip 110, two or more light-corpuscle children 10, and two or more optical fibers 30. Two or more holes 112 are formed in the semiconductor chip 110, and each optical fiber 30 is inserted in each hole 112. Each optical fiber 30 is formed corresponding to each light-corpuscle child 10. The example shown in drawing 7 is an optical module which has four light-corpuscle children 10, and when using this for transmission of a color picture signal, the light-corpuscle child 10 and an optical fiber 30 are used for transmission and reception of the signal of R, G, and B, and a clock signal.

[0097] About other composition, the content explained with the gestalt of the 1st operation is applicable. The optical module concerning the gestalt of this operation can also be package-ized with a resin etc.

[0098] (Gestalt of the 7th operation) Drawing 8 is drawing showing the optical module concerning the gestalt of the operation which applied this invention. This optical module has the light-corpuscle child 210, a semiconductor chip 220, and an optical fiber 30. The stopper 214 is prepared for the light-corpuscle child 210 so that the point of an optical fiber 30 may not contact an optical part 212. A stopper 214 is the field in which the optical part 212 in the light-corpuscle child 210 was formed, and is formed in the position corresponding to within the limits of the apical surface of an optical fiber 30. It can prevent that the apical surface of an optical fiber 30 contacts an optical part 212 by a stopper 214 being formed more highly than an optical part 212.

[0099] The hole 222 for inserting in an optical fiber 30 is formed in the semiconductor chip 220. The hole 222 is making

the configuration which has an opening edge and pars intermedia with a larger path than an opening edge. An opening edge and pars intermedia are connected by the taper section.

[0100] Such a hole 222 can be formed as follows. First, the layer by which patterning was carried out so that opening might be carried out in the field which forms a hole 222 is formed in a semiconductor chip 220. This layer may be a resist, may be an oxide film, and may be the film formed with the application of chemistry gaseous-phase deposition (CVD). And opening (front face of a semiconductor chip 220) of layers, such as a resist, is *****. It is desirable to apply dry etching to etching. Dry etching may be reactive ion etching (RIE). Moreover, you may apply wet etching as etching. In this way, a hollow (hole which is not penetrated) is formed in the front face of a semiconductor chip 220.

[0101] And laser (for example, an YAG laser and a CO₂ laser) etc. is used for the portion in which the hollow of a semiconductor chip 220 was formed, and a stoma is formed. A laser beam can recognize and irradiate a position in a hollow. A laser beam is irradiated only from one field of a semiconductor chip 220, a stoma may be formed and a laser beam may be irradiated from both sides of a semiconductor chip 220 (or simultaneous [Turn]). If a laser beam is irradiated from both sides, there is little influence which it has on a semiconductor chip 220. In addition, when irradiating a laser beam from both sides, it is desirable to form a hollow in both sides of a semiconductor chip 220.

[0102] Next, a stoma is made to expand and a hole 222 is formed. For example, wet etching may be applied and you may ***** the internal surface of a stoma. As an etching reagent, you may use the solution (buffered *****) which mixed **** and **-ized ammonium. And layers, such as a resist, will be removed if required.

[0103] In addition, although the element of a semiconductor chip 220 may be formed after forming a hole 222, when formation of an element is difficult, an element is previously formed, because there is a hole 222.

[0104] About other composition, the content explained with the gestalt of the 1st operation is applicable. The optical module concerning the gestalt of this operation can also be package-sized with a resin etc. In addition, as for the filler 54 which fixes an optical fiber 30, it is desirable to also fill up the interior of a hole 222.

[0105] With the gestalt of operation mentioned above, although the optical fiber was used as an optical waveguide, you may use the optical waveguide of the shape of the shape of a sheet, or a tape. You may form an optical waveguide by polyimide resin.

[Translation done.]

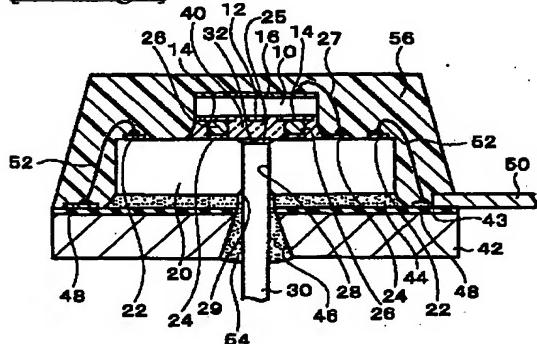
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

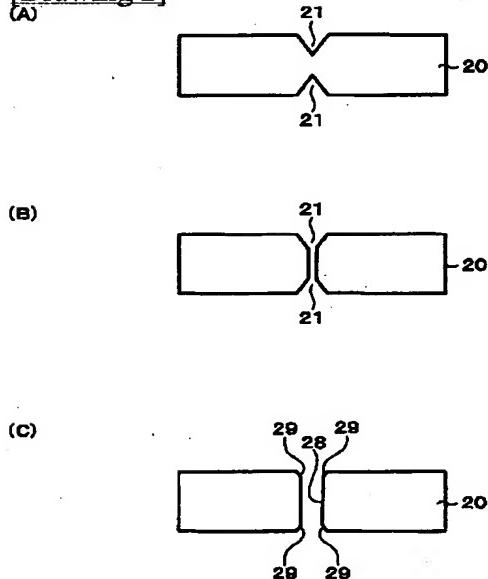
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

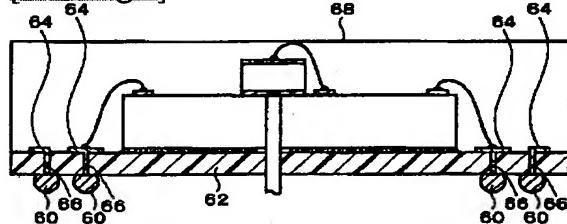
[Drawing 1]



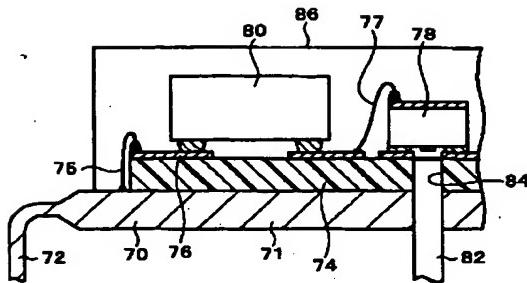
[Drawing 2]



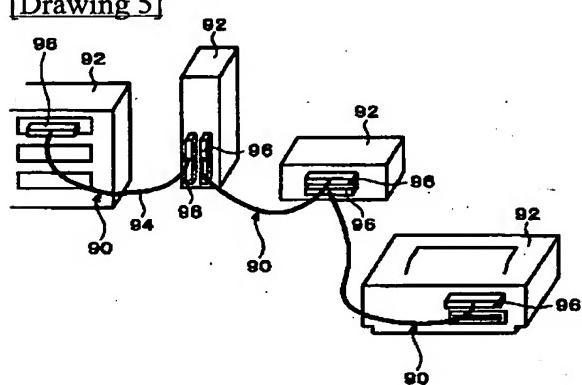
[Drawing 3]



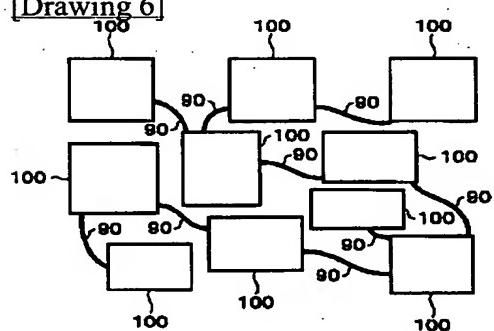
[Drawing 4]



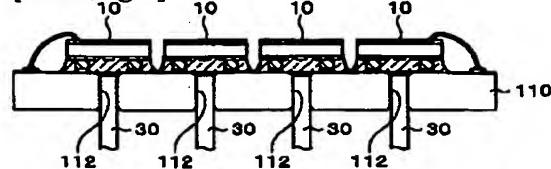
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Drawing 8]

[Translation done.]

THIS PAGE BLANK (USF)

THIS PAGE BLANK (USF)